

Лекция №2

Периферийные устройства. Микропроцессоры. Микросхемы памяти

План

1. Периферийные устройства.
2. Основные типы микропроцессоров.
3. Классификация архитектур микропроцессоров.
4. Микросхемы памяти.

1. Периферийные устройства

Клавиатура – основное средство ввода информации. Унифицированная для компьютера она имеет несколько основных групп клавиш: алфавитно-цифровые, функциональные, управления курсором, специальные.

Дисплей является основным устройством отображения информации. Основные показатели назначения дисплеев: способность вывода алфавитно-цифровой и графической информации, возможность поддержки цветного или монохромного изображения, размер экрана.

Печатающие устройства (принтеры) входят в состав рабочих мест на основе компьютера. Наиболее часто используются следующие типы устройств: матричные, со сменным шрифтоносителем, термографические, струйные, лазерные.

Манипуляторы типа «мышь» представляют собой небольшую коробочку, скользящую по плоской поверхности. Используются для управления движением специально выделенного маркера, называемого курсором.

Сканеры обеспечивают перенос изображения в закодированном виде с листа бумаги. Бывают ручными и планшетными.

Графопостроители обеспечивают вывод чертежей, графиков и других изображений на бумажный лист.

2. Основные типы микропроцессоров

Все существующие микропроцессоры по функциональному назначению можно разбить на несколько групп:

универсальные, сигнальные, коммуникационные, медийные, транзьютеры и нейпроцессоры.

Универсальные микропроцессоры предназначены для применения во всех типах вычислительных установок: персональных компьютерах, рабочих станциях, а последнее время и в массово-параллельных суперЭВМ.

Цифровые сигнальные процессоры предназначены для обработки в реальном времени цифровых потоков, образуемых путем оцифрования аналоговых сигналов. Это обуславливает их сравнительно малую разрядность и преимущественно целочисленную обработку. Однако современные сигнальные процессоры способны проводить вычисления с плавающей точкой над 32 – 40 – разрядными операндами.

Коммуникационные процессоры относятся к категории специализированных процессоров и достаточно близки по архитектуре к сигнальным, но имеют существенные отличия. С сигнальными микропроцессорами их роднит общая область применения - системы связи, а отличия обусловлены местом использования в трактах телекоммуникационных систем и задачами, которые возложены на эти процессоры.

Если традиционные сигнальные микропроцессоры ориентированы на эффективную реализацию протоколов физического и канального уровня, то коммуникационные микропроцессоры предназначены, в основном, для обработки протоколов сетевых и транспортных уровней. Общим для сигнальных и коммуникационных микропроцессоров является характер процесса обработки: поточная обработка данных в реальном режиме времени.

Медийные процессоры предназначены для обработки аудиосигналов, графики, видеоизображений, а также для решения коммуникационных задач и представляют собой некоторый гибрид архитектурных решений, характерных для сигнальных и универсальных микропроцессоров. На сегодняшний день сфера использования медийных микропроцессоров довольно широка: персональные компьютеры начального уровня, карманные компьютеры, коммуникаторы, игровые

приставки, интернет - терминалы и т.д.

Транспьютер – это микрокомпьютер с собственной внутренней памятью и каналами для соединения с другими транспьютерами, которые часто называют линками. Термин «транспьютер – transputer», образованный в результате объединения слов «транзистор - transistor» и «компьютер – computer», отражает основную область его применения - использование как базового вычислительного элемента при построении массово-параллельных вычислительных систем.

Нейропроцессоры применяются при реализации как плохо формализуемых задач: распознавания, кластеризации, ассоциативного поиска, так и при решении хорошо формализуемых, но трудоемких задач аппроксимации функций многих переменных и оптимизационных задач и предназначены для интерпретации нейросетевых алгоритмов.

Нейрочипы бывают цифровыми, аналоговыми и гибридными.

3. Классификация архитектур микропроцессоров

Микропроцессоры с RISC – архитектурой. В развитии архитектур МП наблюдается два подхода. Первый из них относится к более ранним моделям процессоров и носит название МП с CISC (Complete Instruction Set Computer) архитектурой - процессоры с полным набором инструкций. К ним относится семейство процессоров 80×86 . Состав и назначение их регистров существенно неоднородны, широкий набор команд усложняет декодирование инструкций, на что расходуются аппаратные ресурсы. Возрастает число тактов, необходимое для выполнения инструкций.

Процессоры 80×86 имеют весьма сложную систему команд, что еще довольно терпимо при использовании ее в 8- и 16 – разрядных МП. В начале 80-х годов архитектура CISC стала серьезным препятствием на пути реализации идеи «один процессор в одном кристалле», поскольку для работы с «традиционным» расширенным списком команд требуется очень сложное устройство центрального управления (обычно

- микропрограммное), занимающее до 60% всей площади кристалла.

В процессорах семейства 80×86 , начиная с i80486, применяется комбинированная архитектура - CISC-процессор имеет RISC-ядро. Архитектура RISC (Reduced Instruction Set Computer — компьютер с сокращенным набором инструкций) была впервые реализована в 1979 г. в миникомпьютере IBM801. В ней воплотились три основных принципа:

- ориентация системы на поддержку языка высокого уровня с помощью развитого компилятора;
- использование примитивного набора инструкций, который полностью реализуется аппаратными средствами;
- организация памяти и ввода—вывода, которая позволяет выполнять процессором большинство инструкций за один такт.

Первые микропроцессоры с архитектурой RISC были разработаны и изготовлены в начале 80-х годов в Калифорнийском (г. Беркли) и Стэнфордском университетах. Разработчики этих МП ставили перед собой задачу достижения наивысшей производительности при наименьшей сложности. В ходе ее решения сложились два подхода.

Первый заключается в снижении числа обращений в память за счет увеличения емкости регистрового файла и организации его в виде перекрывающихся регистровых окон. Архитектура, созданная на этой основе, была впервые реализована в МП RISC I, разработанном в г. Беркли (берклийская архитектура).

Другой подход заключается в устранении задержек конвейера за счет переупорядочения инструкций и интенсивного использования регистров МП при помощи оптимизирующего компилятора. Архитектура, реализующая этот способ, была разработана и впервые применена в г. Стэнфорде (станфордская архитектура).

4. Микросхемы памяти

Основные виды памяти. Увеличение быстродействия микропроцессоров повышает требования к пропускным спо-

собностям остальных подсистем компьютера и, прежде всего, к быстродействию подсистемы памяти. В настоящее время наиболее распространенными являются энергозависимые, теряющие хранимую информацию при снятии питания статические и динамические микросхемы памяти.

Динамическая память. В качестве основной на нижнем уровне иерархии памяти на сегодняшний день во многих случаях используется относительно медленная динамическая память DRAM (Dynamic Random Access Memory). Микросхемы памяти организованы как матрицы, ячейки памяти которых адресуются номером строки и номером столбца. Для доступа к ячейке на адресные входы микросхемы должен быть подан адрес ячейки, а затем последовательно друг за другом стробирующие импульсы RAS {Row Address Strobe} и CAS (Column Address Strobe), соответственно стробирующие адрес строки и столбца.

Наряду с памятью с произвольным доступом RAM (Random Access Memory), в прошлом широко была распространена более быстрая память со страничной организацией FFM (Fast Page Mode) DRAM. Этот тип памяти обеспечивает ускорение часто используемого в программах доступа к последовательности элементов данных благодаря расположению этих элементов в одной строке матрицы ячеек памяти.

Цикл обращения для чтения памяти DRAM начинается с активизации строки в матрице путем выдачи адреса строки и строба RAS. Затем по выдаче адреса столбца и строба CAS выполняется активизация адресуемой ячейки памяти, содержащей нужные данные. После проверки правильности каждого элемента данные передаются в процессор. Затем столбец деактивизируется и осуществляется подготовка к следующему циклу. Это приводит к ожиданию процессором завершения цикла памяти, поскольку во время деактивизации столбца ничего не происходит. Выходной буфер данных блокируется или до начала следующего цикла, иницируемого выдачей адреса очередного столбца строки и строба CAS, или до запроса новой строки данных.

В случае быстрого страничного режима очередной столбец активизируется путем подачи CAS в предположении, что следующий элемент запрашиваемых данных находится в соседней ячейке памяти. Такая активизация следующего столбца приводит к лучшим результатам только при последовательном чтении ячеек памяти в конкретной строке.

Групповые операции обмена с памятью принято описывать формулой, содержащей количество тактов, требуемое для чтения блока данных из четырех элементов данных. Для DRAM эта формула имеет вид 5-5-5-5, для FPM DRAM — 5-3-3-3. Это означает, что для чтения каждого элемента данных в случае DRAM требуется 5 тактов шины данных. Для FPM DRAM чтение первого элемента осуществляется также за 5 тактов, а каждый следующий элемент читается за 3 такта, поскольку считается, что следующий элемент находится в той же строке и нет необходимости передавать ее адрес.

В системах с большей тактовой частотой для надежного взаимодействия процессора с памятью используется память EDO DRAM.

Работа EDO во многом напоминает работу FPM DRAM — активизируется строка памяти, а затем активизируется ее столбец. Но после нахождения элемента данных вместо деактивизации столбца и блокирования выходного буфера (что происходит в FPM FRAM) память типа EDO сохраняет выдаваемые данные в дополнительных выходных регистрах до обращения к следующему столбцу или начала следующего цикла чтения, тем самым увеличивая интервал времени хранения выходных данных, в связи с чем память и получила название Extended Data Output — память с расширенной выдачей данных. Сохраняя выходной буфер включенным, память EDO устраняет состояние ожидания, и пакетные передачи производятся быстрее. Для страничного режима данный тип памяти обеспечивает время доступа около 30 нс. Для памяти EDO групповые операции описываются количеством циклов 5-2-2-2.

Для типа памяти BEDO (Burst EDO) пакетной памя-

ти EDO операции обмена осуществляются пакетами данных. Доступ к данным конвейеризирован. Цикл страничного доступа разделен на два этапа. При чтении из памяти на первом этапе данные из матрицы памяти помещаются в выходной регистр, 9 на втором этапе на шине данных формируются логические уровни, соответствующие содержимому этого регистра. Количество циклов ожидания благодаря конвейеризации еще более снижается — до 5-1-1-1.

Основным недостатком EDO и BEDO является то, что эти типы микросхем памяти предназначены для работы на частотах до 66 МГц, тогда как частота работы системной шины на сегодняшний день значительно выше (75 МГц, 83 МГц, 100 МГц и более).

Рассмотренные типы динамической памяти являются асинхронными, потому что моменты появления данных из памяти на системной шине компьютера не синхронизированы с фронтами тактовых импульсов. Данные, поступившие на шину сразу после фронта тактового импульса, будут восприняты только при следующем тактовом импульсе. Более быстродействующей памятью является синхронная динамическая память SDRAM (Synchronous DRAM), изготавливаемая по БиКМОП (Bi-CMOS) технологии и имеющая время доступа 7—10 нс.

Основной особенностью SDRAM является синхронизация всех ее операций с тактовыми сигналами процессора. Это упрощает реализацию интерфейсов управления и уменьшает время обращения к столбцу матрицы. SDRAM содержит внутренний пакетный счетчик, который может использоваться для инкрементного увеличения адреса столбца в режиме пакетного обращения. Это позволяет инициировать новое обращение к памяти SDRAM до завершения предыдущего.

Внутри микросхемы память расслоена: реализуются как два блока с направлением последовательных адресов в разные блоки. Групповой обмен для такой памяти описывается формулой 5-1-1-1, так же, как и для BEDO, однако в отличие от последней, SDRAM-модули памяти PC 100 и PCI33

могут работать на частотах 100 МГц и 133 МГц соответственно.

Память SDRAM имеет 8-байтную шину данных, поэтому пропускная способность памяти PC100 составляет 800 Мбайт/с, а для PC133 она равна 1,06 Гбайт/с.

Дальнейшим развитием SDRAM явилась SDRAM-II, разработанная технологическим лидером в производстве микросхем памяти — компанией Samsung. Другое название этого типа памяти — DDR SDRAM (Double Data Rate SDRAM) — память с удвоенной скоростью передачи данных. Операции чтения и записи для такой памяти выполняются дважды за один такт — по переднему и заднему фронтам тактового импульса. Пропускная способность SDRAM-II составляет 1,6 Гбайт/с при тактовой частоте шины 100 МГц. Для обозначения этой памяти используется также аббревиатура DDR200, отражающая тот факт, что эффективная частота работы памяти составляет 200 МГц. Аналогично, для тактовых частот 133 МГц, 166 МГц и 200 МГц применяются соответственно памяти DDR266, DDR333 и DDR400. Для того чтобы показать пропускную способность в Мбайт/с приведенных ранее модулей памяти, их обозначают также PC 1600 (DDR200), PC2100 (DDR266), PC2700 (DDR333) и PC3200 (DDR400). Например, фирма Micron производит по технологическому процессу 0,11 мкм микросхему памяти DDR400 емкостью 512 Мбит, что позволяет создать на ее основе стандартный модуль памяти DIMM емкостью 512 Мбайт.

В дальнейшем планируется создание памяти DDR-II», которая должна производить в пакетном режиме 4 доступа за такт. В соответствии с этим данную память называют также QDR (Quadra Data Rate),

Перспективными на сегодняшний день считаются типы динамической памяти, основанные на концепции канала данных: RDRAM (Rambus DRAM) и SLDRAM (SyncLick DRAM).

Технология Rambus разработанная одноименной компанией, основана на высокоскоростном интерфейсе, который

обеспечивает возможность передачи данных со скоростью до 600 Мбайт/с через Rambus Channel — шину данных разрядностью 1 байт. Эффективная пропускная способность достигает величины 480 Мбайт/с, что в 10 раз превышает аналогичный показатель для устройств EDO DRAM. Время доступа к ряду ячеек памяти составляет менее 2 нс в расчете на байт, а время задержки (время доступа к первому байту массива данных) — 23 нс.

Еще более быстродействующей является новый вариант RDRAM — Direct RDRAM. Этот тип памяти обеспечивает скорость передачи данных 1,6 Гбайт/с на один канал и до 6,4 Гбайт/с при четырех каналах.

. Подсистема памяти на основе RDRAM включает следующие компоненты: контроллер, канал, модуль памяти DIMM с микросхемами памяти RDRAM, терминатор. Контроллер реализован на специализированной микросхеме Rambus ASIC Cell (RAC), которая генерирует управляющие сигналы для подсистемы памяти, работающей с тактовой частотой до 400 МГц. К одному контроллеру RAC может подключаться до 4 независимо функционирующих каналов. Канал обеспечивает электрическую связь между контроллером и содержит блок управления подключенными к каналу микросхемами памяти (до 32 микросхем RDRAM) и 30 высокоскоростных линий, передающих данные на обоих фронтах синхронизирующих сигналов. Для подавления отраженного сигнала на конце канала устанавливается терминатор. Линии канала разделены на 16- или 18-разрядную шину данных, 5-разрядную шину адреса строки и 3-разрядную шину адреса столбца. Использование отдельных шин для передачи адреса строки и столбца увеличивает быстродействие подсистемы памяти.

Данные и сигналы управления передаются по каналу 8-битными пакетами в соответствии с протоколом Direct Rambus. В случае обмена большими массивами данных память Rambus является оптимальным вариантом в смысле отношения производительность/стоимость. Себестоимость произ-

водства этого типа памяти на 40% ниже, чем у микросхем SDRAM. Данный факт объясняет широкое применение RDRAM в игровых приставках (Nintendo) и графических рабочих станциях (Silicon Graphics).

Технология изготовления памяти RDRAM находится во владении компаний Rambus и Intel и подлежит лицензированию другими производителями. С целью создания открытого стандарта памяти, не уступающей по техническим характеристикам RDRAM, IBM, Apple, Motorola, Micron Technology образовали консорциум, получивший название SynchLink Consortium,

Разработанная память SLDRAM похожа на RDRAM. Подсистема памяти SLDRAM содержит контроллер, канал передачи команд, адресов и данных, микросхемы или модули памяти (SL-модули) и терминатор. Команды, адреса и управляющие сигналы передаются по однонаправленной 10-разрядной шине — CommandLink, данные считываются и записываются по двунаправленной 18-разрядной шине данных — DataLink. Данные и команды передаются по шинам пакетами по 4 или 8 бит.

К контроллеру, управляющему подсистемой памяти, может быть подключено до 8 запоминающих устройств: микросхем памяти SLDRAM или SL модулей, содержащих несколько микросхем. Каждой микросхеме памяти в момент включения питания присваивается уникальный номер, что позволяет учитывать ее быстродействие и местоположение в подсистеме памяти для определения временных задержек при передаче сигналов. В управляющие регистры микросхемы записывается значение времени задержки ее реакции на прием и выдачу сигналов, благодаря чему удастся добиться одновременного отклика всех микросхем. Учет быстродействия микросхем в подсистеме памяти позволяет использовать их различные модификации, отличающиеся по быстродействию и объему.

В зависимости от быстродействия запоминающих устройств канал может работать на различных частотах. На

сегодняшний день выпускается память SLDRAM, работающая по обоим фронтам синхросигнала частоты 200 МГц. В ближайшее время планируется выпуск памяти SLDRAM для частоты 400 МГц и выше.

Использовать быструю и дорогостоящую динамическую память в качестве основной памяти компьютера не всегда экономически целесообразно. Чаще используют более медленную основную память совместно с быстрой, но небольшой по объему статической кэш-памятью.

Статическая память. Статическая память — SRAM (Static Random Access Memory) — имеет время выборки данных 15—20 нс и используется, как правило, для построения кэш-памяти.

В простейших организациях кэш-памяти применяется асинхронный режим работы, при котором процессор посылает адрес в кэш-память, кэш производит поиск адреса и передает требуемые данные. В начале каждого обращения, как привило, используется дополнительный цикл для просмотра тегов. Для асинхронной статической памяти групповая операция чтения данных описывается формулой 3-2-2-2, для операции записи формула имеет вид 4-3-3-3.

Синхронный кэш буферизует поступающие адреса. В течение первого такта SRAM запоминает запрашиваемый адрес в регистре. Во время второго такта извлекает и пересылает данные. Поскольку адрес данных хранится в регистре, синхронная статическая память SRAM может получать следующий адрес, пока процессор принимает данные предыдущего запроса. Последовательные элементы данных синхронная SRAM может объединять в "пакеты", не принимая и не дешифрируя дополнительные адреса от процессора. Время доступа для такой памяти уменьшается на 15—20% по сравнению с асинхронной и составляет около 10 нс.

Для снижения времени выполнения групповых операций чтения-записи используется конвейерный режим обмена пакетами данных. Память, поддерживающая такой режим, получила название конвейеризированной пакетной (Pipelined

Burst SRAM). Конвейеризация заключается в добавлении выходного буфера, в который помещаются прочитанные из ячеек памяти данные.

Последовательные обращения по чтению из памяти осуществляются быстрее, без задержек на обращение к матрице памяти для получения следующего элемента данных. В случае Pipelined Burst SRAM формулы для операций чтения и записи имеют вид 3-1-1-1.

В некоторых случаях проблему повышения быстродействия основной памяти разработчики пытаются решить, встраивая кэш-память в микросхемы динамической памяти. Такой вариант памяти компании Mitsubishi Electronics получил название CDRAM (Cashed DRAM). Для данной памяти каждая 4-или 16-битная микросхема памяти содержит 16 Кбайт быстрой кэш-памяти. Обмен между динамической и статической памятью осуществляется 128-разрядными словами. Выпускаемый компанией Ramtron тип памяти — EDRAM (Enhanced DRAM) содержит 8 Кбайт кэш-памяти для каждого 4 Мбит динамической памяти. Обмен осуществляется 2048-разрядными словами. Благодаря высокому быстродействию CDRAM и EDRAM обычно используются в системах без кэш-памяти второго уровня.

Микросхемы видеопамати. В видеоподсистемах компьютеров наряду с обычными микросхемами динамической памяти (FPM DRAM, EDO DRAM, SDRAM) используются специализированные типы памяти, ориентированные на поддержку операций с битовыми потоками. На сегодняшний день можно отметить следующие типы специализированной памяти: SGRAM, MDRAM, VRAM, WRAM, 3D-RAM.

Память SGRAM (Synchronous Graphics RAM) — синхронная динамическая память по принципу работы схожа с SDRAM. В то же время SGRAM поддерживает ряд дополнительных функций, обусловленных особенностью применения данного типа ОЗУ. С целью оптимизации операций пересылки больших битовых блоков, характерных для работы видеоадаптера, в SGRAM введены специальные режимы блочной за-

писи — Block Write, Write-per-Bit. Первый режим позволяет записать значение, находящееся в регистре Color register памяти, одновременно в 8 ячеек памяти. Второй режим предназначен для заполнения ячеек данными с возможностью маскирования отдельных ячеек. По сравнению с DRAM данный тип памяти позволяет в 5 раз ускорить выполнение видеоопераций.

Память MDRAM (Multibank DRAM) разработана компанией MoSys и используется, в основном, в графических платах компании Tseng Labs. Особенностью данного типа памяти является ее блочная организация. Память состоит из большого количества независимо функционирующих 32-разрядных банков размером 32 Кбайт, подключенных к быстрой многоразрядной внутренней шине микросхемы. Благодаря блочной организации допускается изготовление микросхемы практически любого объема. Так, если стандартные типы видеопамати имеют объем 1, 2, 4, 8, ... Мбайт, то в случае MDRAM объем видеопамати может быть 2,5 Мбайта, 3,5 Мбайт и т. д. Данная особенность позволяет снижать стоимость видеокарт при обеспечении требуемой цветопередачи и разрешающей способности. Например, для реализации видеорежима 1024x768 TrueColor требуется 2,25 Мбайт памяти, тогда как при использовании обычной видеопамати приходится устанавливать 4 Мбайта.

Память VRAM (Video RAM) разработана для обеспечения пропускной способности 170 Мбайт/с, что необходимо для поддержки видеорежима 1024 x 768 x 16 М при частоте смены кадров 75 КГц. С этой целью память VRAM снабжена дополнительным портом. Данные из VRAM по внутренней шине передаются блоками по 4 Кбайт в специальную внутреннюю память с последовательным доступом SAM (Serial Access Memory), преобразующую данные и последовательный ниток бит, который далее передается на ЦАП для формирования видеосигнала. Между моментами считывания информации из ядра памяти в SAM память VRAM может без задержки обслуживать запросы процессора.

Память WRAM (Window RAM), разработанная компанией Samsung, является более дешевой альтернативой VRAM. Памяти WRAM так же, как и VRAM, содержит два порта, позволяющие одновременно вести обмен данными с процессором и ЦАП. Упрощение внутренней архитектуры WRAM позволило снизить ее стоимость по сравнению с VRAM на 20%, обеспечив при этом 50%-ное ускорение обменных операций. Память аппаратно поддерживает функцию прокручивания экрана, заполнения области экрана двухцветным узором, маскировании отдельных областей памяти. WRAM может работать на частоте 50 МГц с пропускной способностью 960 Мбайт/с.

Память 3D-RAM разработана компанией Mitsubishi Electronics для применения в видеокартах совместно с акселератором трехмерной графики. В состав данной микросхемы входит массив динамической памяти CDRAM и блок АЛУ, позволяющий выполнять некоторые операции преобразования изображения.

Список ключевых слов. Клавиатура. Дисплей. Печатающие устройства. Манипуляторы типа «мышь». Сканеры. Графопостроители. Универсальный процессор. Цифровые сигнальные процессоры. Коммуникационные процессоры. Медийные процессоры. Транспьютеры. Нейропроцессоры. CISC-архитектуры. RISC-архитектуры. Берклийская архитектура. Станфордская архитектура. Статическая память. Динамическая память. Видеопамять.

Контрольные вопросы

1. Какие устройства относятся к периферийным устройствам компьютера?
2. Какие функции выполняет сканер?
3. Какие функции выполняет графопостроитель?
4. Какие типы процессоров Вы знаете?
5. Какие архитектуры микропроцессоров Вы знаете?
6. Какие типы оперативной памяти используются в компьютерах?

7. Какие сигналы и в какой очередности подаются при работе с динамической памятью?
8. Какие типы динамической памяти Вы знаете?
9. Из чего состоит цикл обращения для чтения памяти DRAM?
10. Какими формулами описывается групповой обмен для различных типов динамической памяти ?
11. Какие типы статической памяти Вы знаете?
12. Какими формулами описывается групповой обмен для различных типов статической памяти?
13. Какие микросхемы памяти используются в видеосистемах компьютера?
14. Какие основные параметры и характеристики имеют специальные типы памяти, используемые в видеосистемах компьютера?

Литература

1. Мячев А.А., Степанов В.Н. Справочник. Персональные ЭВМ и микро-ЭВМ. Основы организации. - М.: Радио и связь, 1991.
2. Цилькер Б.Я. Организация ЭВМ и систем. Учебник для вузов – СПб. 2004.
3. Нортон П. Программно-аппаратная реализация компьютера IBM PC. Пер. Писарев С., Шур Б. Киев 1987.
4. Иванов Е.Л. и др. Периферийные устройства ЭВМ и систем. –М.: Высш. шк. 1987.
5. Корнеев В.В., Киселев А.В. Современные микропроцессоры. – 3-е изд., перераб. и доп. – СПб.: БХВ-Петербург, 2003.